

160 段 LCD 显示驱动器

GC8576

anyh

2013/7/11

GC8576 是一种能与任意具有低复用速率的 LCD 接口的外围驱动器。对任意静态或复合态的 LCD，它都能产生高达 4 背极和 40 段的驱动信号，通过级联方式能轻松实现大型 LCD 应用。GC8576 能和大多数微处理器/微控制器兼容，并通过两线双向的 I2C-串行通信总线通讯。通过带自动地址增量的两个 4X40 显示 RAM 使得通讯开销减到最小，且通过控制指令实现了轮流显示功能。

目录

概述	2
1. 特点	2
2. 应用领域	2
3. 芯片引脚图	3
4. 芯片引脚描述	4
5. 功能框图	5
6. 功能描述	6
7. 关系图	7
8. 二线串行通讯总线如下图	8
9. GC8576 的 5 条控制命令	9
10. 液晶 COM 和 SEGMENT 的驱动波形	10
11. 单片 GC8576 应用示意图	14
12. 多片 GC8576 应用示意图	14
13. 极限参数	15
14. DC 和 AC 参数	16
15. 时序波形	19
16. 驱动时序波形	19
17. LQFP64 封装尺寸	20
18. 订货信息	20
19. 修改信息	20
20. 文档信息	21

160 段 LCD 显示驱动器

概述

GC8576 是一种能与任意具有低复用速率的 LCD 接口的外围驱动器。对任意静态或复合态的 LCD，它都能产生高达 4 背极和 40 段的驱动信号，通过级联方式能轻松实现大型 LCD 应用。GC8576 能和大多数微处理器/微控制器兼容，并通过两线双向的 I²C-串行通信总线通讯。通过带自动地址增量的两个 4X40 显示 RAM 使得通讯开销减到最小，且通过控制指令实现了轮流显示功能。

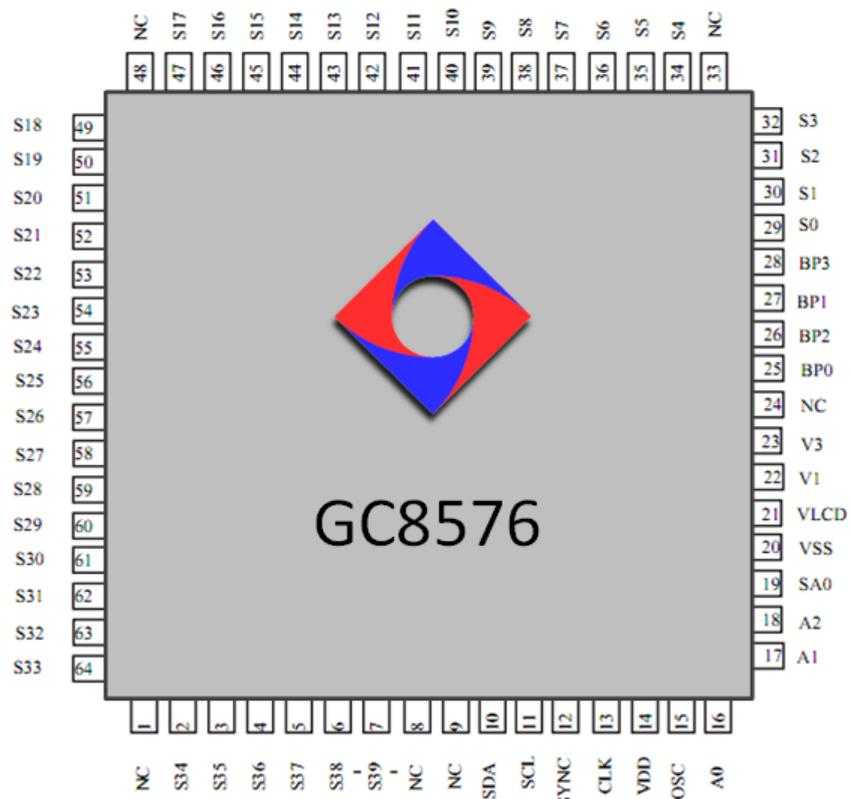
1. 特点

- ◆ 单片 GC8576 是一款通用的 40X4LCD 驱动芯片，可驱动 160 段图形
- ◆ 驱动方式：静态，2com，3com，4com
- ◆ 偏置电压：静态、1/2、1/3
- ◆ 宽工作电压范围：2~6V
- ◆ VLCD 引脚调整 LCD 工作电压
- ◆ 双向 I²C 线串行总线通信
- ◆ 可作多芯片级联，级联总数可达 16 片，故最大可驱动 2560 段
- ◆ LQFP-64 封装形式

2. 应用领域

- ◆ 电表、水表、汽表
- ◆ 玩具
- ◆ 手持仪表
- ◆ 闹钟

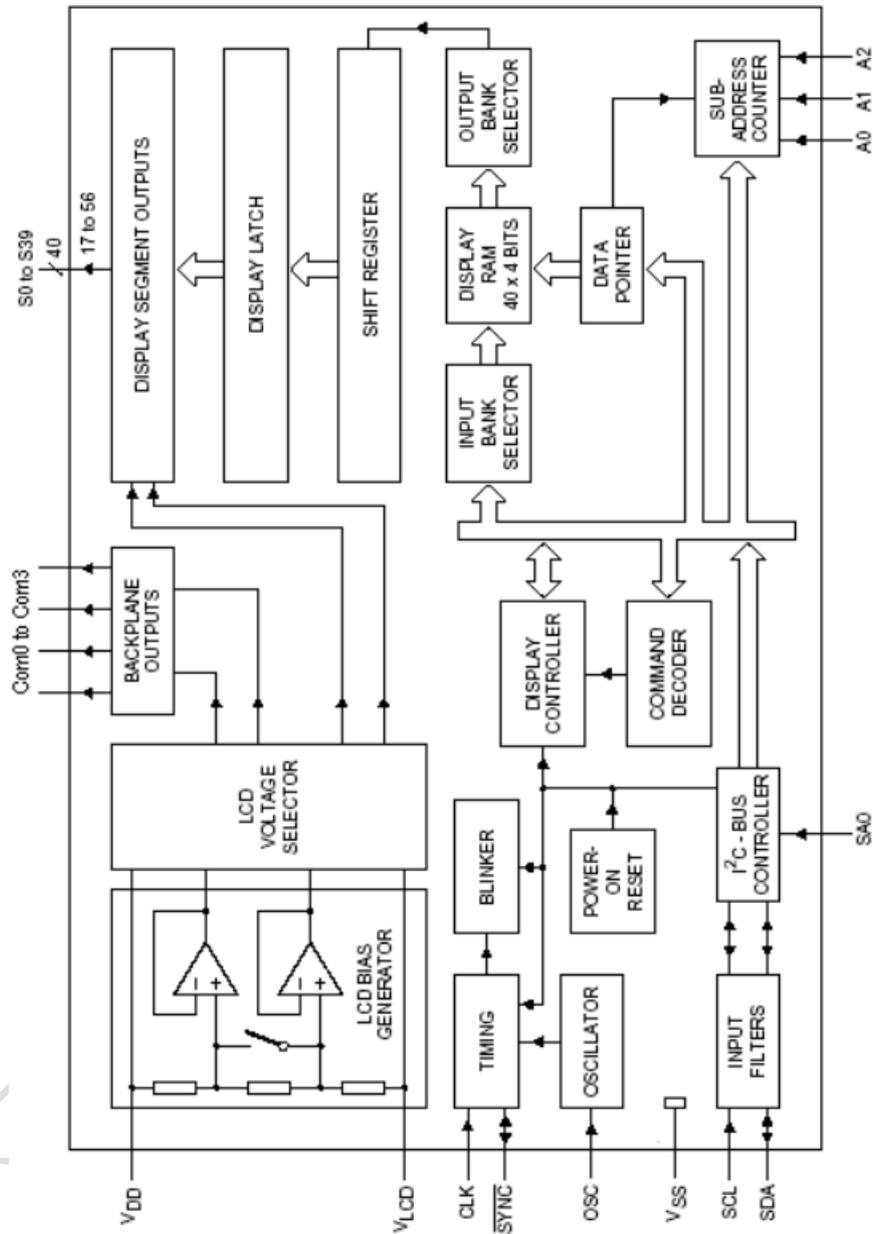
3. 芯片引脚图



4. 芯片引脚描述

引脚号	引脚名	I/O	功能描述
10	SDA	I/O	I ² C 串行通讯总线数据信号，输出为开漏
11	SCL	I	I ² C 串行通讯总线时钟信号
12	SYNC	I/O	级联同步信号，当 OSC 为 ‘0’ 时输出，为 ‘1’ 时输入。
13	CLK	I/O	外部时钟信号，当 OSC 为 ‘0’ 时输出，为 ‘1’ 时输入。
14	VDD	I	电源
15	OSC	I	晶振选择信号，‘0’ 选择内置晶振，‘1’ 选择外部 CLK 输入。
16~18	A0~A2	I	I ² C 串行通讯总线子地址输入信号
19	SA0	I	I ² C 串行通讯总线从地址 LSB 输入信号
20	VSS	I	地
21	VLCD	I	LCD 驱动波形低电位电压
25~28	BP0~BP3	I/O	LCD 的 COM 输出
29~32 34~47 49~64 2~7	S0~S39	O	LCD 的 SEG 输出

5. 功能框图



6. 功能描述

GC8576 为一款通用 LCD 驱动显示电路，共有 40 个 SEG 输出端口和 4 个 COM 输出端口，直接和 LCD 相连可驱动 160 段液晶，当少于 40 段 SEG 和 4 段 COM 时，不用的段可空出。当数据传送给 GC8576 后，GC8576 根据初始地址把数据依次填入相应的 RAM 中，由驱动电路把相应的驱动电平信号送至液晶。

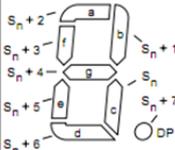
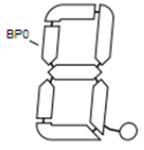
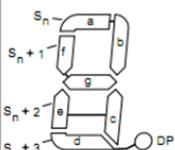
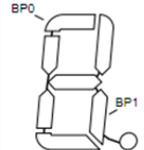
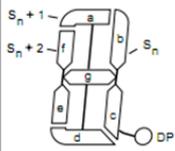
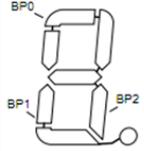
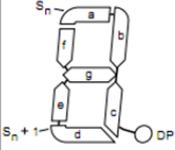
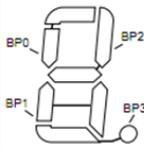
显示内容和 RAM 地址之间的关系可见下图：

显示 RAM 地址和 SEGMENT (S0~S41) 输出														
COM(BP0~BP3)输出		0	1	2	3	。	。	。	。	37	38	39	RAM 数据填充次序	
	0													0
	1													1
	2													2
	3													3

MSB	显示数据						LSB
0	1	2	3	4	5	6	7

7. 关系图

LCD 布线、驱动模式、RAM 填充顺序与显示数据在 I²C 总线上的传输方式之间的关系图：

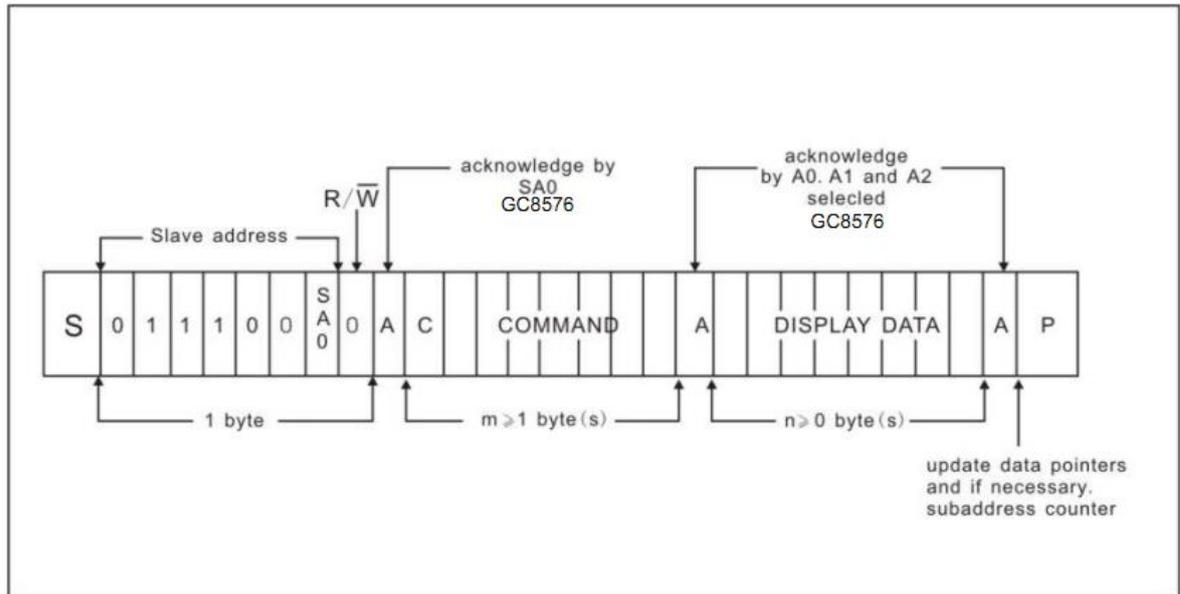
drive mode	LCD segments	LCD backplanes	display RAM filling order	transmitted display byte																																																																																
static			<table border="1"> <tr><td></td><td>n</td><td>n+1</td><td>n+2</td><td>n+3</td><td>n+4</td><td>n+5</td><td>n+6</td><td>n+7</td></tr> <tr><td>bit/</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>BP</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>0</td><td>c</td><td>b</td><td>a</td><td>f</td><td>g</td><td>e</td><td>d</td><td>DP</td></tr> <tr><td>1</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td></tr> <tr><td>2</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td></tr> <tr><td>3</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td><td>x</td></tr> </table>		n	n+1	n+2	n+3	n+4	n+5	n+6	n+7	bit/									BP									0	c	b	a	f	g	e	d	DP	1	x	x	x	x	x	x	x	x	2	x	x	x	x	x	x	x	x	3	x	x	x	x	x	x	x	x	<table border="1"> <tr><td>MSB</td><td colspan="7"></td><td>LSB</td></tr> <tr><td>c</td><td>b</td><td>a</td><td>f</td><td>g</td><td>e</td><td>d</td><td>DP</td></tr> </table>	MSB								LSB	c	b	a	f	g	e	d	DP
	n	n+1	n+2	n+3	n+4	n+5	n+6	n+7																																																																												
bit/																																																																																				
BP																																																																																				
0	c	b	a	f	g	e	d	DP																																																																												
1	x	x	x	x	x	x	x	x																																																																												
2	x	x	x	x	x	x	x	x																																																																												
3	x	x	x	x	x	x	x	x																																																																												
MSB								LSB																																																																												
c	b	a	f	g	e	d	DP																																																																													
1:2 multiplex			<table border="1"> <tr><td></td><td>n</td><td>n+1</td><td>n+2</td><td>n+3</td></tr> <tr><td>bit/</td><td></td><td></td><td></td><td></td></tr> <tr><td>BP</td><td></td><td></td><td></td><td></td></tr> <tr><td>0</td><td>a</td><td>f</td><td>e</td><td>d</td></tr> <tr><td>1</td><td>b</td><td>g</td><td>c</td><td>DP</td></tr> <tr><td>2</td><td>x</td><td>x</td><td>x</td><td>x</td></tr> <tr><td>3</td><td>x</td><td>x</td><td>x</td><td>x</td></tr> </table>		n	n+1	n+2	n+3	bit/					BP					0	a	f	e	d	1	b	g	c	DP	2	x	x	x	x	3	x	x	x	x	<table border="1"> <tr><td>MSB</td><td colspan="4"></td><td>LSB</td></tr> <tr><td>a</td><td>b</td><td>f</td><td>g</td><td>e</td><td>c</td><td>d</td><td>DP</td></tr> </table>	MSB					LSB	a	b	f	g	e	c	d	DP																															
	n	n+1	n+2	n+3																																																																																
bit/																																																																																				
BP																																																																																				
0	a	f	e	d																																																																																
1	b	g	c	DP																																																																																
2	x	x	x	x																																																																																
3	x	x	x	x																																																																																
MSB					LSB																																																																															
a	b	f	g	e	c	d	DP																																																																													
1:3 multiplex			<table border="1"> <tr><td></td><td>n</td><td>n+1</td><td>n+2</td></tr> <tr><td>bit/</td><td></td><td></td><td></td></tr> <tr><td>BP</td><td></td><td></td><td></td></tr> <tr><td>0</td><td>b</td><td>a</td><td>f</td></tr> <tr><td>1</td><td>DP</td><td>d</td><td>e</td></tr> <tr><td>2</td><td>c</td><td>g</td><td>x</td></tr> <tr><td>3</td><td>x</td><td>x</td><td>x</td></tr> </table>		n	n+1	n+2	bit/				BP				0	b	a	f	1	DP	d	e	2	c	g	x	3	x	x	x	<table border="1"> <tr><td>MSB</td><td colspan="3"></td><td>LSB</td></tr> <tr><td>b</td><td>DP</td><td>c</td><td>a</td><td>d</td><td>g</td><td>f</td><td>e</td></tr> </table>	MSB				LSB	b	DP	c	a	d	g	f	e																																							
	n	n+1	n+2																																																																																	
bit/																																																																																				
BP																																																																																				
0	b	a	f																																																																																	
1	DP	d	e																																																																																	
2	c	g	x																																																																																	
3	x	x	x																																																																																	
MSB				LSB																																																																																
b	DP	c	a	d	g	f	e																																																																													
1:4 multiplex			<table border="1"> <tr><td></td><td>n</td><td>n+1</td></tr> <tr><td>bit/</td><td></td><td></td></tr> <tr><td>BP</td><td></td><td></td></tr> <tr><td>0</td><td>a</td><td>f</td></tr> <tr><td>1</td><td>c</td><td>e</td></tr> <tr><td>2</td><td>b</td><td>g</td></tr> <tr><td>3</td><td>DP</td><td>d</td></tr> </table>		n	n+1	bit/			BP			0	a	f	1	c	e	2	b	g	3	DP	d	<table border="1"> <tr><td>MSB</td><td colspan="2"></td><td>LSB</td></tr> <tr><td>a</td><td>c</td><td>b</td><td>DP</td><td>f</td><td>e</td><td>g</td><td>d</td></tr> </table>	MSB			LSB	a	c	b	DP	f	e	g	d																																															
	n	n+1																																																																																		
bit/																																																																																				
BP																																																																																				
0	a	f																																																																																		
1	c	e																																																																																		
2	b	g																																																																																		
3	DP	d																																																																																		
MSB			LSB																																																																																	
a	c	b	DP	f	e	g	d																																																																													

GC8576 驱动显示电路的时钟电路有内置或外部输入可选择，当 OSC 脚接 VSS 时，为选择内置时钟，此时时钟频率为 35k 左右 (LP='1') 或 135k 左右 (LP='0')，当 OSC 脚接 VDD 时，时钟必须由外部输入，此时时钟频率可由 CLK 脚输入。

GC8576 在 I²C 串行通讯协议中只作为接受模式，不发送数据。在单片使用时，A0, A1, A2 可接 VSS，当多片使用时，A0, A1, A2 可接 VSS 和 VDD 以区分不同地址的单片 GC8576。在二线通讯总线中受控地址为 0111000 和 0111001，受控器最重要的最低位由输入 SA0 脚的连线决定，可进行如下的二线总线连接：

- 1) 相同的二线串行通讯总线上可达到 16 片 (由 SA0, A0, A1, A2 决定)。
- 2) 两种不同类的 LCD 复用在相同的二线串行通讯总线上可使用。
- 3) 级联时，每片都必须重新发送头和地址。

8. 二线串行通讯总线如下图



当发送第一个起始条件 S 后，所有 SA0 电平相同的 GC8576 同时会响应，不同的不予响应。之后为一个或多个指令字节，用来定义目前 GC8576 的工作状态，指令字节中的最高位“C”用以表明是否是最后一个指令字节，当 C=“1”时，表示后面的字节还是指令字节，当 C=“0”时，表明该字节为最后的一个指令字节。最后一个指令字节后为显示数据字节，数据根据数据指针的位置存放在相应的 RAM 中，数据指针可自动递增，最后主控器发送终止条件 P。

9. GC8576 的 5 条控制命令

C	1	0	LP	E	B	M1	M0
---	---	---	----	---	---	----	----

LP: 功耗控制: 0—正常 (135k), 1—节电方式 (35k)

E : 显示使能: 0—禁止显示, 1—允许显示

B : 0—1/3Bias

M1, M0: 00—4com, 01—1com(静态), 10—2com, 11—3com

C	0	P5	P4	P3	P2	P1	P0
---	---	----	----	----	----	----	----

从 0--39 的 6 位二进制数

C	1	1	0	0	A2	A1	A0
---	---	---	---	---	----	----	----

从 0--7 的从地址二进制数

C	1	1	1	1	0	L	O
---	---	---	---	---	---	---	---

1) L(输入 bank) :

2com : 0—ram bit 0 和 ram bit1; 1—ram bit 2 和 ram bit3

1com : 0—ram bit 0; 1—ram bit 2

2) O(输出 bank) :

2com : 0—ram bit 0 和 ram bit1; 1—ram bit 2 和 ram bit3

1com : 0—ram bit 0; 1—ram bit 2

C	1	1	1	0	NC	BF1	BF0
---	---	---	---	---	----	-----	-----

BF1, BF0: 闪烁频率, 00—关断, 01—2Hz, 10—1Hz, 11—0.5Hz

10. 液晶 COM 和 SEGMENT 的驱动波形

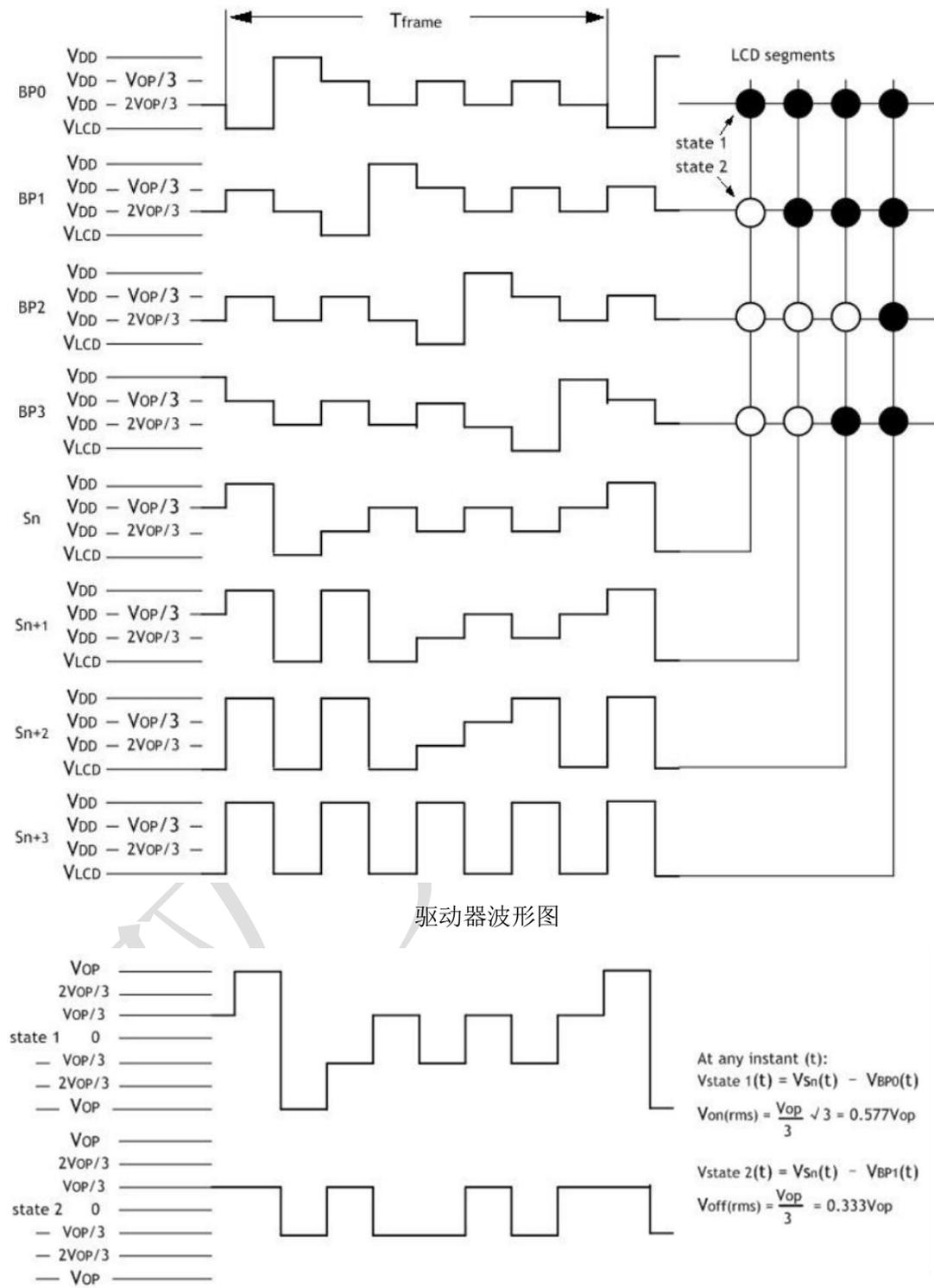
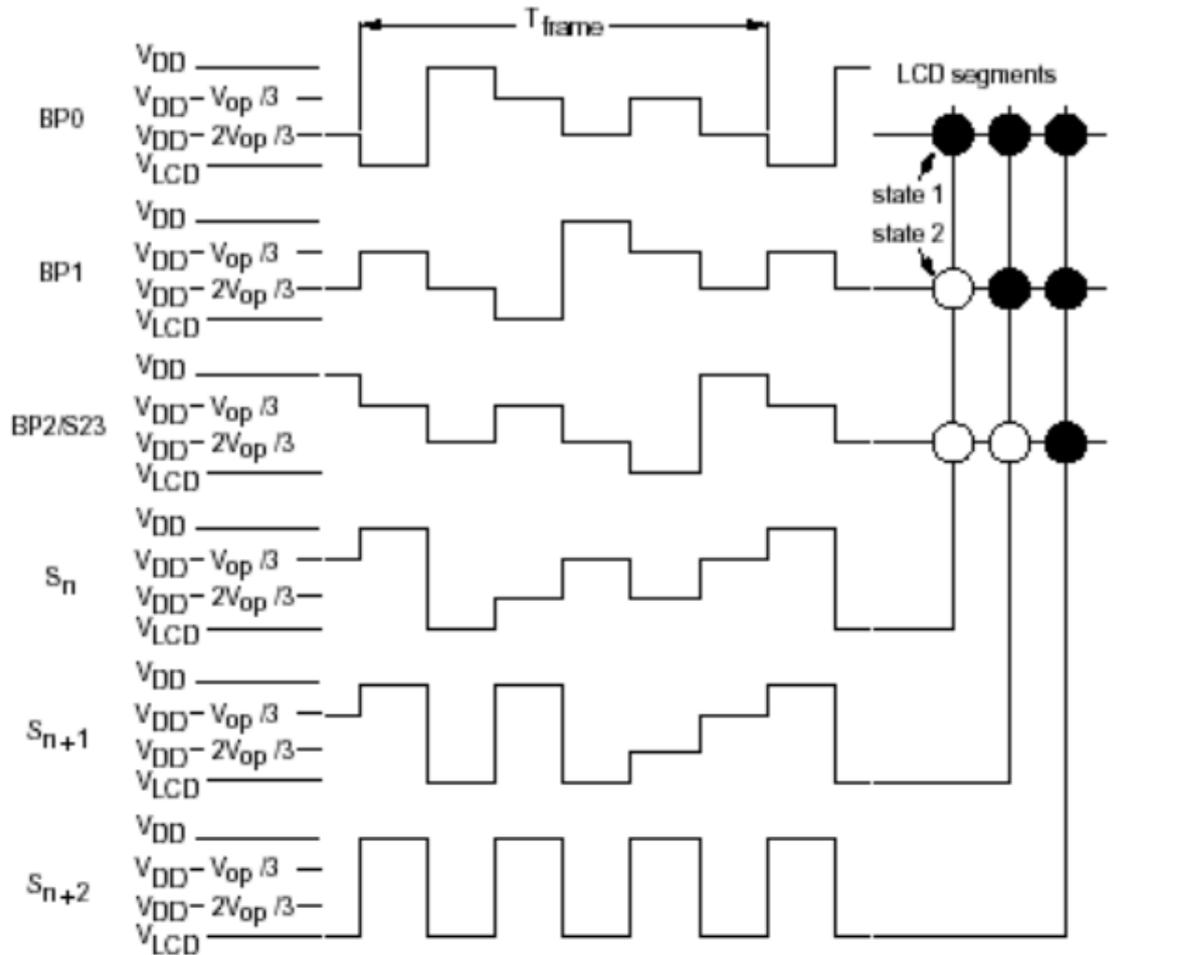
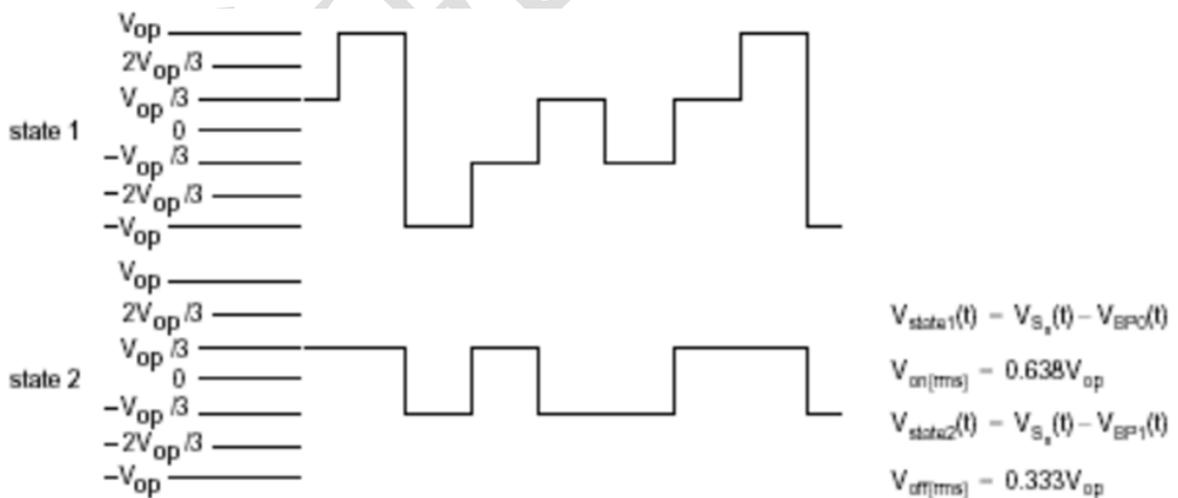


图 8 (VOP=VDD-VLCD)1:4 多驱动模式的波形图

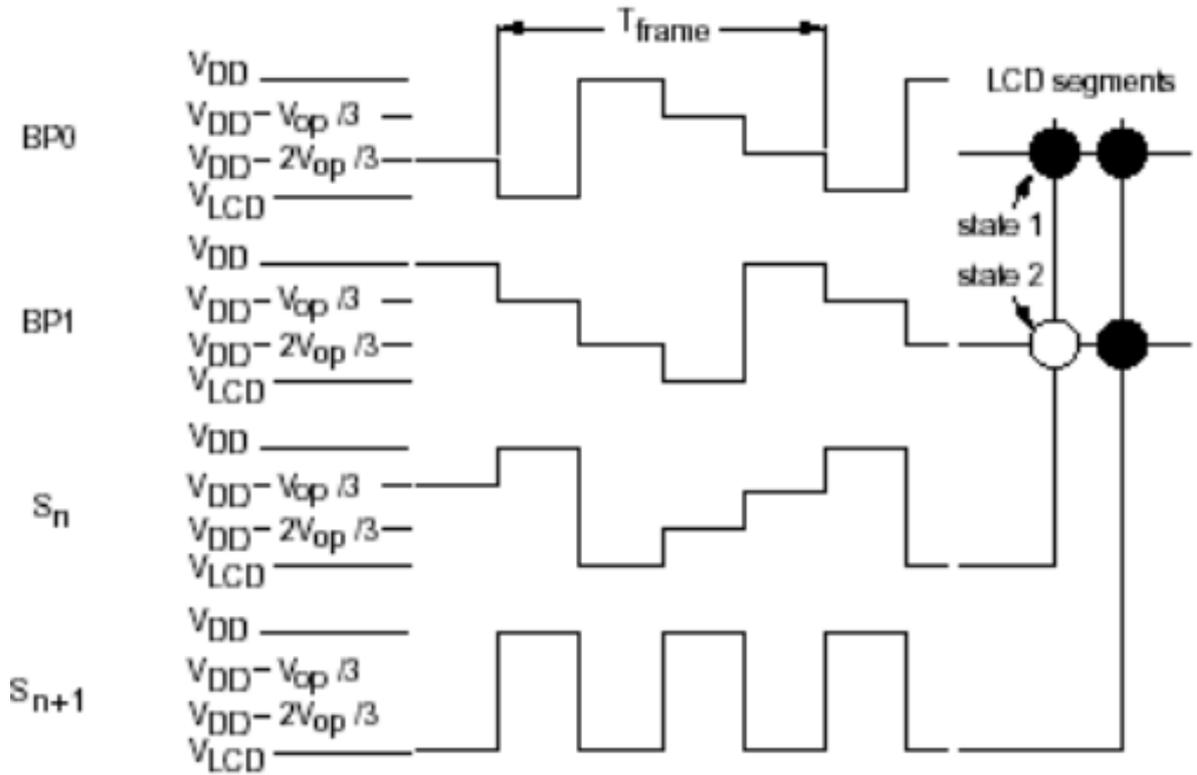


驱动器波形图

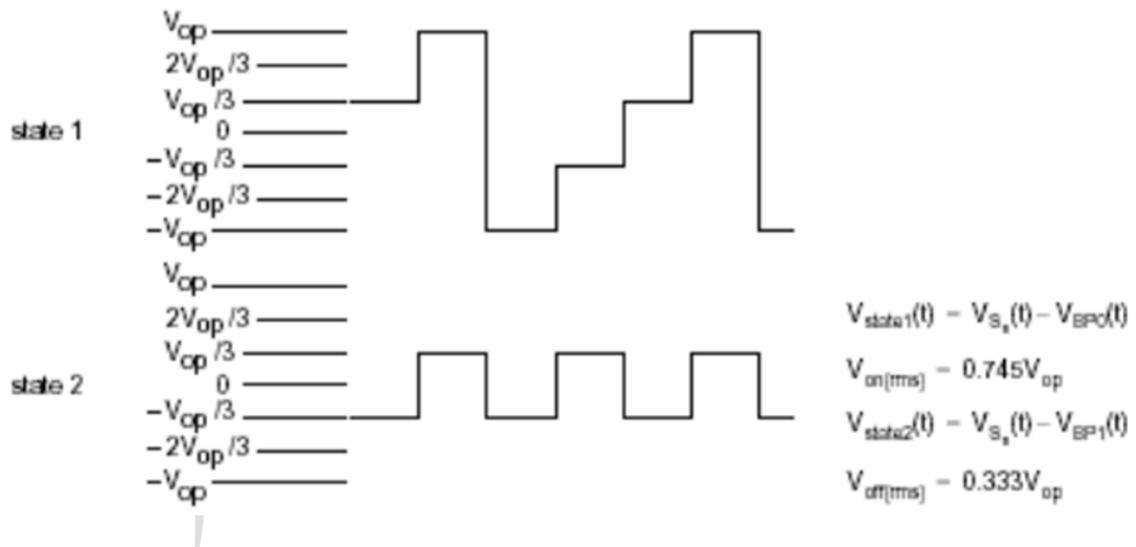


LCD SEG 结果波形图

图 8 (VOP=VDD-VLCD)1:3 多驱动模式的波形图

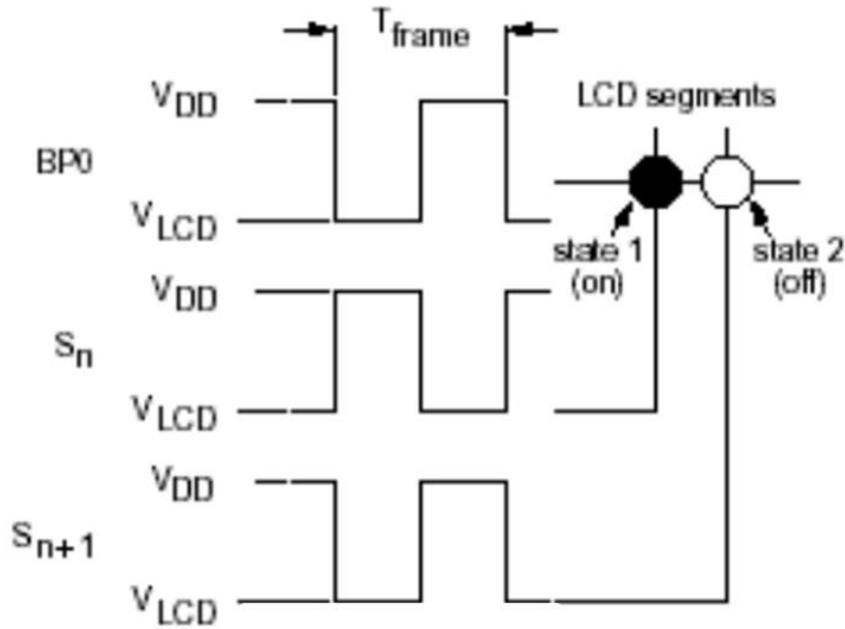


驱动器波形图

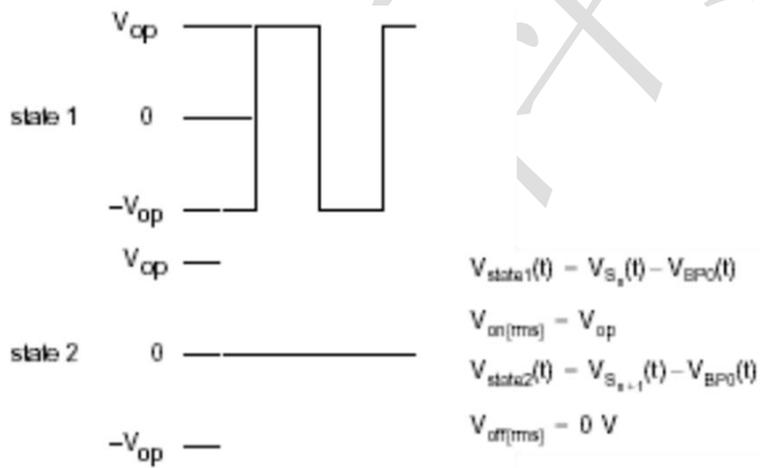


LCD SEG 结果波形图

图 7 (VOP=VDD-VLCD)1:2 多驱动 1/3 偏差模式的波形图



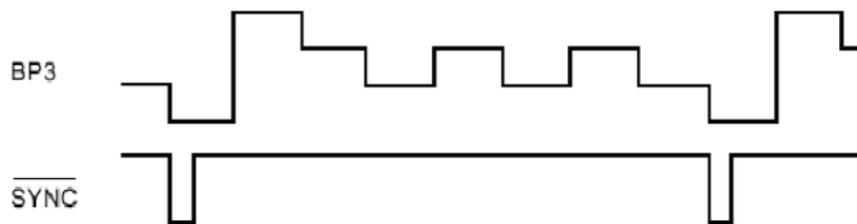
驱动器波形图



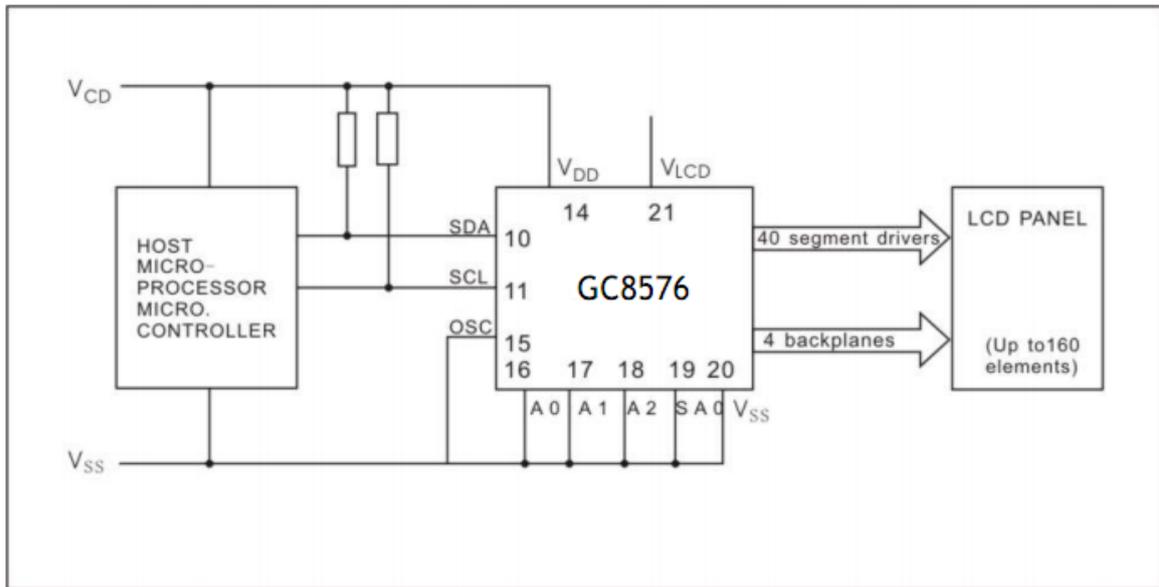
LCD SEG 结果波形图

静态驱动模式波形图($V_{OP}=V_{DD}-V_{LCD}$)

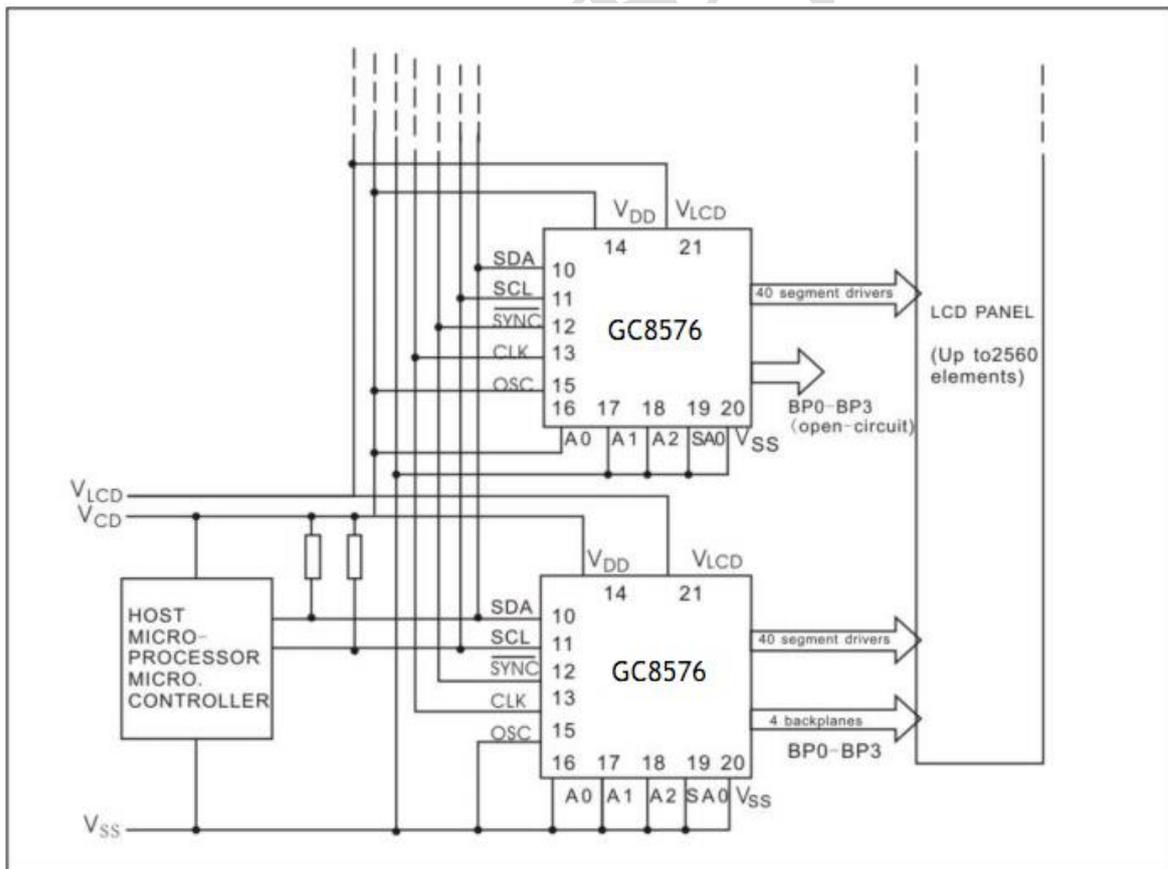
当 GC8576 多片使用时, 还必须有同步信号使各片之间的显示驱动进行同步, frame 和 sync 的关系可见下图:



11. 单片 GC8576 应用示意图



12. 多片 GC8576 应用示意图



13. 极限参数

符号	参数	最小值	最大值	单位
V_{DD}	电压供给	-0.5	+6	V
V_{LCD}	LCD 电压供给	$V_{DD}-6$	V_{DD}	V
V_I	输入电压(SCL,SDA,A0~A2,OSC,CLK,/SYNC 和 SA0)	$V_{SS}-0.5$	$V_{DD}+0.5$	V
V_O	输出电压(S0~S23 和 BP0~BP3)	$V_{LCD}-0.5$	$V_{DD}+0.5$	V
I_I	输入直流电流	-	± 20	mA
I_O	输出直流电流	-	± 25	mA
I_{DD}, I_{SS}, I_{LC}	V_{DD}, V_{SS} 或 V_{LCD} 电流	-	± 50	mA
P_{tot}	各种封装的功耗	-	400	mW
P_O	各种输出功耗	-	100	mW
T_{stg}	储藏温度	-65	+150	°C

14. DC 和 AC 参数

◆ 直流电气特性

除非有其它特别说明： $V_{SS}=0V$ ； $V_{DD}=2.5\sim 6V$ ； $V_{LCD}=V_{DD}-2.5\sim V_{DD}-6V$ ； $-40\sim +85^{\circ}C$

符号	参数	条件	最小	典型	最大	单位
供电						
V_{DD}	工作电压		2.5	-	6	V
V_{LCD}	LCD 驱动电平低端电压接地。 若 $V_{DD}=5V$ ，当液晶为 5V 时 V_{LCD} 接地，液晶为 3V 时 V_{LCD} 输入 2V 电压。		$V_{DD}-6$	-	$V_{DD}-2.5$	V
I_{DD}	工作电流正常方式	$V_{DD}=3V$ $V_{LCD}=0V$ $f_{CLK}=135kHz$	-	35	50	μA
I_{LP}	节电方式供电电流	$V_{DD}=3V$ $V_{LCD}=0V$ $f_{CLK}=35kHz$ A0~A2 连到 V_{SS}	-	8	15	μA
		$V_{DD}=5V$ $V_{LCD}=0V$ $f_{CLK}=35kHz$ A0~A2 连到 V_{SS}	-	30	50	μA
逻辑						
V_{IL}	低门限输入电压		V_{SS}		$0.3V_{DD}$	V
V_{IH}	高门限输入电压		$0.7V_{DD}$		V_{DD}	V
V_{OL}	低门限输出电压	$I_O=0mA$	-	-	0.05	V
V_{OH}	高门限输出电压	$I_O=0mA$	$V_{DD}-0.05$	-	-	V
I_{OL1}	低门限输出电流 (CLK 和 SYNC)	$V_{OL}=1V$ $V_{DD}=5V$	1	-	-	mA
I_{OH}	高门限输出电流 (CLK)	$V_{OH}=4V$ $V_{DD}=5V$	-	-	-1	mA
I_{OL2}	低门限输出电流 (SDA 和 SCL)	$V_{OL}=0.4V$ $V_{DD}=5V$	3	-	-	mA

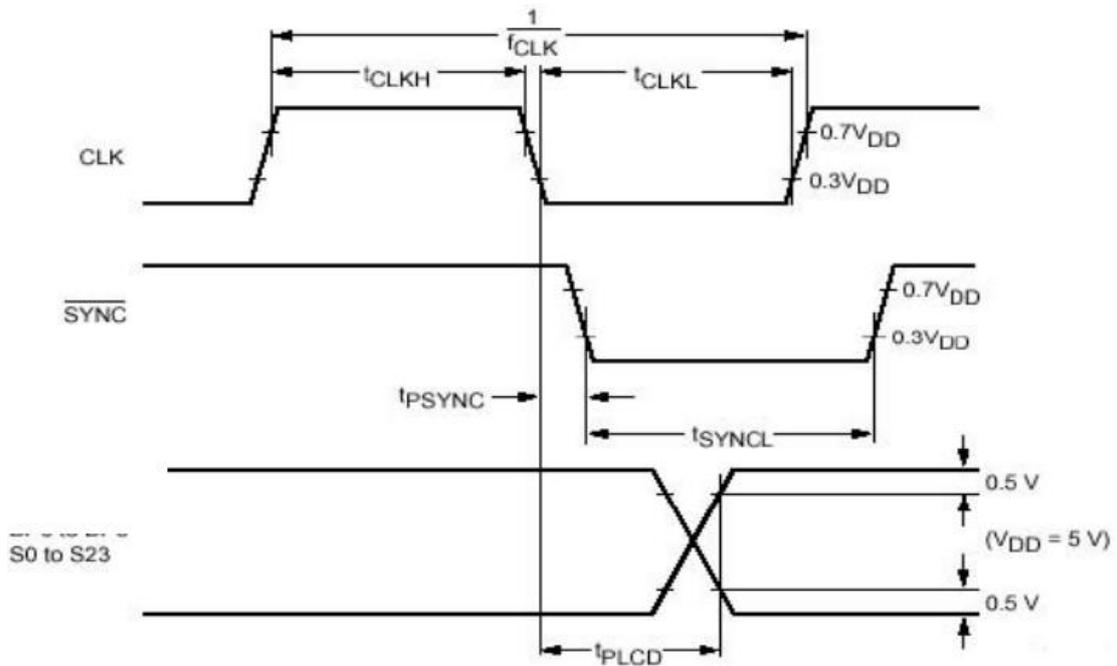
符号	参数	条件	最小	典型	最大	单位
I_{L1}	漏极电 (SA0,CLK,OSC,A0,A1, A2,SCL 及 SDA)	$V_I=V_{SS}$ 或 V_{DD}	-	-	± 1	μA
I_{PD}	下拉电流(A0, A1, A2, 和 OSC)	$V_I=1V$ $V_{DD}=5V$	-			μA
V_{REF}	上拉复位电平		-	1.8	2.3	V
T_{SW}	总线上可容忍的尖峰脉冲宽度		-	-	100	ns
C_I	输入电容		-	-	7	pF
LCD 输出						
V_{BP}	直流电压成分 (BP0~BP3)	$C_{BP}=35nF$	-	± 20	-	mV
V_S	直流电压成分 (S0~S23)	$C_S=5nF$	-	± 20	-	mV
Z_{BP}	输出阻抗 (BP0~BP3)	$V_{LCD}=V_{DD}-5V$	-	-	-	k Ω
Z_S	输出阻抗 (S0~S23)	$V_{LCD}=V_{DD}-5V$	-	-	-	k Ω

◆ 交流电气特性

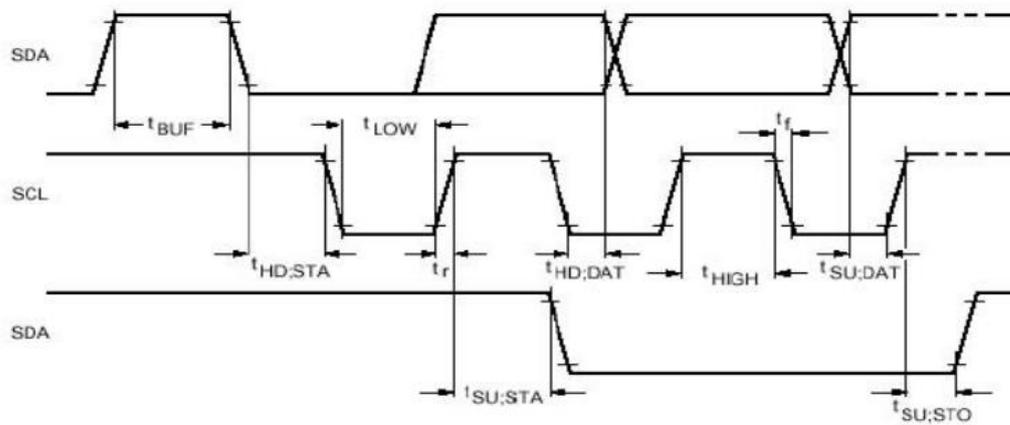
 除非有其它特别说明： $V_{SS}=0V; V_{DD}=2.5\sim 6V; V_{LCD}=V_{DD}-2.5\sim V_{DD}-6V; T_{amb}=-40^{\circ}C\sim +85^{\circ}C$

符号	参数	条件	最小	典型	最大	单位
供电						
f_{CLK}	振荡器频率(正常方式)	$V_{DD}=5V$	100	135	190	kHz
f_{CLKLP}	振荡器频率(节电方式)	$V_{DD}=3V$	24	35	46	kHz
t_{CLKH}	时钟高电平时间		1	-	-	μs
t_{CLKL}	时钟低电平时间		1	-	-	μs
t_{PSYNC}	同步传播时延		-	-	400	μs
t_{SYNCL}	同步信号低电平时间		1	-	-	μs
t_{PLCD}	测试加载驱动器时延	$V_{LCD}=V_{DD}-5V$	-	-	30	μs
二线-串行通信总线						
t_{BUF}	总线空闲时间		4.7	-	-	μs
二线-串行通信总线						
$t_{HD}; STA$	开始条件保持时间		100	-	-	μs
t_{Low}	S_{CL} 低电平时间		100	-	-	μs
t_{HIGH}	S_{CL} 高电平时间		100	-	-	μs
$t_{HD}; DAT$	数据保持时间		0	-	-	μs
$t_{SU}; DAT$	数据建立时间		50	-	-	μs
t_r	上升时间		-	-	300	μs
t_f	下降时间		-	-	300	μs
$t_{SU}; STO$	停止条件建立时间		200	-	-	μs

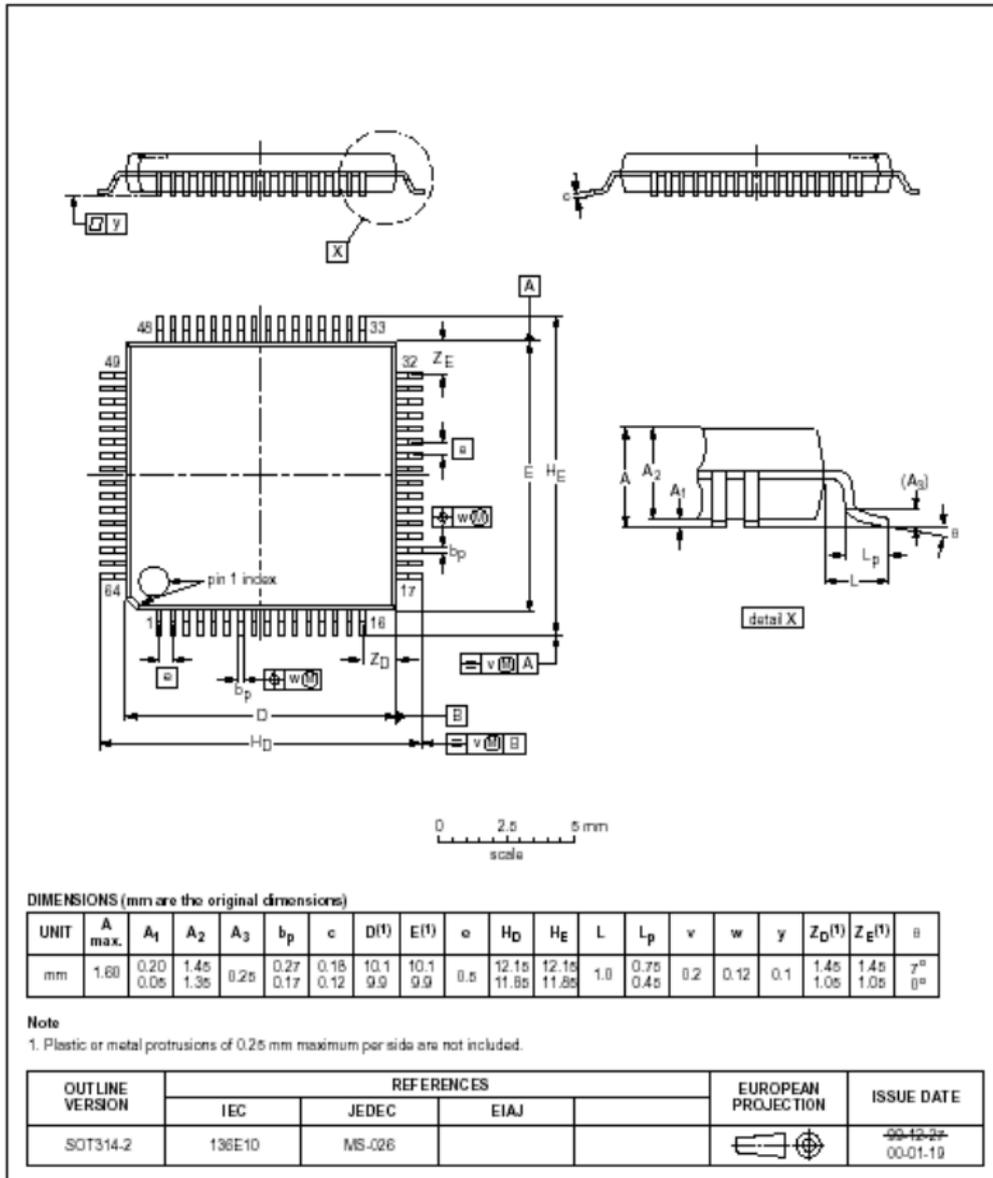
15. 时序波形



16. 驱动时序波形



17. LQFP64 封装尺寸



18. 订货信息

产品型号	供货方式
GC8576XX	LQFP64 引脚封装, 96 只/盘, 10 盘/箱, 960 只/箱

19. 修改信息

版本	更改内容 (每行一项)	更改日期&更改者 (简写)
V10	规范文本格式	20130711 by rainbow

20. 文档信息

创建日期：2013-07-11